

Family list

1 application(s) for: JP9260681



MANUFACTURE OF SEMICONDUCTOR DEVICE

Inventor: YAMAZAKI SHUNPEI

Applicant: SEMICONDUCTOR ENERGY LAB

EC:

IPC: G02F1/136; G02F1/1368; H01L21/02; (+18)

Publication info: JP9260681 (A) — 1997-10-03

Data supplied from the *esp@cenet* database —

(54) [Title of the Invention]

Manufacturing method of semiconductor device

(57) [Abstract]

[Object] The display of a stripe pattern due to dispersion in beam internal irradiation energy density of a laser beam is restrained in a forming process of an active matrix area using the laser beam of a linear shape.

[Construction] In laser anneal with respect to a semiconductor thin film constituting an active matrix area 102 formed on a glass substrate 101, a longitudinal direction of the laser beam 103 of a linear shape with respect to a row or a column constituting the matrix is set to have a certain angle shown by A with respect to a thin film transistor group arranged in a matrix shape and shown by 104. In this state, the laser beam 103 of the linear shape is scanned and irradiated in a direction shown by 109. Thus, it is possible to restrain the influence of dispersion on the irradiation energy density within the laser beam 103 from appearing in display.

[Claims]

[Claim 1] A manufacturing method of a semiconductor device having an active matrix circuit arranged in a matrix

shape, characterized in that a laser beam of a linear shape having a longitudinal direction having an angle of 10° to 80° or -10° to -80° from a row or a column constituting the matrix is irradiated to a semiconductor thin film constituting the active matrix circuit while the laser beam is scanned.

[Claim 2] A manufacturing method of a semiconductor device according to claim 1, wherein the laser beam is the beam of an excimer laser of a pulse oscillating type.

[Claim 3] A manufacturing method of a semiconductor device having an active matrix circuit arranged in a matrix shape, characterized in that the manufacturing method comprises a process for irradiating a laser beam of a linear shape having a longitudinal direction having an angle of 10° to 80° or -10° to -80° from a row or a column constituting the matrix to a semiconductor thin film constituting the active matrix circuit while the laser beam is scanned; and

said process is performed plural times by changing the angle.

[Claim 4] A manufacturing method of a semiconductor device according to claim 1, wherein the laser beam is the beam of an excimer laser of a pulse oscillating type.

[Detailed Description of the Invention]

[0001]

[Technical Field to which the Invention Belongs]

The invention disclosed in this specification relates

to the manufacturing method of a display unit of an active matrix type using an irradiating process of a laser beam. The invention also relates to construction of the display unit of the active matrix type obtained in such a method.

[0002]

[Prior Art] In recent years, the liquid crystal display unit of an active matrix type using a thin film transistor (called TFT) is noticed. This liquid crystal display unit has a construction in which a thin film transistor is arranged in each pixel electrode arranged in a matrix shape and an electric charge entering the pixel electrode and emitted from the pixel electrode is controlled by the thin film transistor.

[0003] The thin film transistor utilized in the liquid crystal display unit of the active matrix type is constructed by using a silicon thin film formed on a glass substrate and having a thickness from several hundred Å to several thousand Å.

[0004] The main current of the silicon thin film uses an amorphous silicon film. However, it is effective to use a crystalline silicon film to obtain higher performance.

[0005] When the crystalline silicon film is particularly used, the thin film transistor of a P-channel type is practically used so that a CMOS circuit can be constructed. It is very meaningful that an active matrix circuit and a peripheral driving circuit portion can be integrated on one

glass substrate by utilizing this CMOS circuit.

[0006] No practical thin film transistor of the P-channel type can be obtained in the thin film transistor using the amorphous silicon film. (No characteristics of the thin film transistor of the P-channel type are too low to be practically used.)

[0007] There is a technique for first forming the amorphous silicon film by a plasma CVD method, etc., and crystallizing this amorphous silicon film by heating and irradiation of a laser beam as a manufacturing method of the crystalline silicon film.

[0008] It is particularly meaningful that high crystalline property is obtained in the method using the irradiation of the laser beam.

[0009] This method using the irradiation of the laser beam can be also utilized to activate a source/drain area in addition to the crystallization. Namely, this method can be also utilized in the activation performed after impurity ions are injected.

[0010] These processes using the irradiation of the laser beam are very meaningful in that no substrate is almost thermally damaged. This is very useful when the glass substrate is used as a substrate.

[0011] The beam of an excimer laser of a pulse oscillating type oscillating a wavelength in an ultraviolet area and using

rare gas and halogen gas as a raw material gas is utilized as the laser beam in view of cost, stability and absorption property with respect to a semiconductor material (particularly silicon).

[0012] However, a process using the laser beam has a problem in that an irradiating area of the laser beam is limited.

[0013] A large-sized structure of the liquid crystal display unit of the active matrix type is advanced and there are many technical problems in the irradiation while the laser beam several cm square is scanned.

[0014] A technique for coping with a large area is known as a method for solving this problem. In this technique, the laser beam is processed by an optical system in a linear shape of several mm in width and several ten cm in length, and it copes with the large area by irradiating the laser beam while this laser beam is scanned. (For example, Japanese Patent Laid-Open No. 249592/1995.)

[0015] The following problems are caused when an active matrix substrate of the liquid crystal display unit of the active matrix type is manufactured by using the above method using the laser beam of the linear shape.

[0016] Namely, when a construction (one substrate constituting the liquid crystal display unit of the active matrix type) for arranging the thin film transistor of several

hundreds x several hundreds or more in a matrix shape on a face 10 cm or more square is manufactured by a process utilizing the linear laser, irregularities of a stripe shape are observed in display.

[0017] In this case, the laser process is utilized in crystallization of the crystalline silicon film in its manufacture and an activation process performed after a source/drain area is formed (after impurity ions are injected).

[0018] It is considered that the above stripe pattern is caused by the laser process. This is confirmed since an orientation of the stripe pattern is changed in accordance with a scanning direction of the laser beam of the linear shape.

[0019] There are mainly two kinds in the above strip pattern. A first stripe pattern is a stripe in which an extending direction of the stripe conforms to a longitudinal direction of the laser beam of the linear shape. A second stripe pattern is a stripe pattern perpendicular to the above stripe.

[0020] The first stripe pattern is formed by generating irregularities of crystallization and an anneal effect by irradiating the laser beam of the linear shape in a pulse oscillating form of the linear shape while this laser beam is scanned. Namely, the irradiation irregularities are caused by an overlapping degree of pulses, etc.

[0021] The second stripe pattern is formed by the irregularities of an irradiation energy density distribution in the longitudinal direction of the laser beam of the linear shape.

[0022] The laser beam of the linear shape is obtained by greatly extending the laser beam several cm square oscillated from an oscillator to several ten cm (10 cm even at a minimum) in one direction by using an optical system, and compressing this laser beam into several mm in a direction perpendicular to this one direction.

[0023] Accordingly, even when a beam internal energy density distribution of the laser beam oscillated from the laser oscillator is slightly fluctuated, this fluctuation is greatly amplified in the longitudinal direction of the linear shape and becomes distribution irregularities of the beam internal irradiation energy density.

[0024] These distribution irregularities are substantially not removed even when precision of the optical system is improved.

[0025]

[Problems that the Invention is to Solve] An object of the invention disclosed in this specification is to provide a technique for restraining the display of a stripe pattern generated when an active matrix circuit is formed by utilizing a laser process.

[0026]

[Means for Solving the Problems] The invention disclosed in this specification is characterized in that the laser beam of a linear shape is located so as to have a predetermined angle except for 0° or 90° with respect to a direction set to a row or a column of an active matrix circuit, and a semiconductor thin film is crystallized and activated by scanning the laser beam in this state.

[0027] For example, as shown in Fig. 1, in laser anneal with respect to an area for forming the active matrix circuit 102 on an active matrix substrate 101, the laser beam is scanned such that no longitudinal direction of the laser beam 103 of the linear shape conforms to the matrix shown by (X_n, Y_n) . In Fig. 1, reference numeral 104 designates an arranging position of a thin film transistor arranged in the matrix shape.

[0028] Namely, the laser beam 103 of the linear shape is scanned and irradiated such that no angle shown by A is equal to 0° or 90° . Concretely, the angle shown by A is set to lie within a range of 10° to 80° or -10° to -80° .

[0029] Thus, dispersion of the laser anneal in the direction along the matrix is averaged. Further, a stripe pattern formed in display can be set to be inconspicuous.

[0030] One of inventions disclosed in this specification resides in a manufacturing method of a semiconductor device having an active matrix circuit arranged in a matrix shape,

characterized in that a laser beam of a linear shape having a longitudinal direction having an angle of 10° to 80° or -10° to -80° from a row or a column constituting the matrix is irradiated to a semiconductor thin film constituting the active matrix circuit while the laser beam is scanned.

[0031] The construction of the other invention resides in a manufacturing method of a semiconductor device having an active matrix circuit arranged in a matrix shape, characterized in that the manufacturing method comprises a process for irradiating a laser beam of a linear shape having a longitudinal direction having an angle of 10° to 80° or -10° to -80° from a row or a column constituting the matrix to a semiconductor thin film constituting the active matrix circuit while the laser beam is scanned; and said process is performed plural times by changing the angle.

[0032] In accordance with the above constructions, the dispersion of irradiation energy density within the laser beam can be further averaged.

[0033]

[Embodiments]

[Embodiment 1] A process example for manufacturing the liquid crystal display unit of an active matrix type is shown in this embodiment. Fig. 2 shows a manufacturing process of a thin film transistor shown in this embodiment.

[0034] Fig. 2 shows the manufacturing process of one thin

film transistor, but the thin film transistor shown in Fig. 2 is really simultaneously manufactured with respect to each of pixels arranged in a matrix shape of several hundreds x several hundreds.

[0035] As shown in Fig. 2(A), a silicon oxide film is first formed as a base film 202 on a glass substrate 201 by a sputtering method such that this silicon oxide film has 3000 Å in thickness.

[0036] Next, an amorphous silicon film 203 constituting an active layer of the thin film transistor later is formed by a pressure reduction thermal CVD method such that this amorphous silicon film 203 has 300 Å in thickness.

[0037] Thus, a state shown in Fig. 2(A) is obtained. After the amorphous silicon film 203 is formed, crystallization is performed by irradiating a laser beam. In this case, as shown in Fig. 1, a longitudinal direction of the laser beam 103 of a linear shape is determined such that this longitudinal direction is not parallel to a row or a column of the matrix shown by (X_n, Y_n) as shown in Fig. 1.

[0038] Namely, an angle shown by A is set such that this angle is not equal to 0° or 90° . The laser beam is then scanned and irradiated in a state in which the angle shown by A is held.

[0039] Concretely, in the maintaining state of the angle shown by A, a substrate 101 is moved in the direction of an arrow shown by 109 with respect to the laser beam 103.

[0040] When such a laser irradiating method is used, it is possible to set a state in which no irradiated areas shown by 105 to 108 and dispersed in irradiation energy density are parallel to a row or a column.

[0041] A construction for promoting crystalline property by further irradiating the laser beam to the silicon film once providing the crystalline property thereto by heating may be also used.

[0042] After the crystallization is performed by irradiating the laser beam and an unillustrated crystalline silicon film is obtained, this crystalline silicon film is patterned so that an active layer 204 of the thin film transistor is formed. Further, a silicon oxide film 205 functioning as a gate insulating film is formed by the plasma CVD method such that this silicon oxide film 205 has 1000 Å in thickness. Thus, a state shown in Fig. 2(B) is obtained.

[0043] Next, an unillustrated aluminum film for constructing a gate electrode is formed by the sputtering method such that this aluminum film has 4000 Å in thickness. A very small amount of scandium or yttrium to improve heat resisting property is included within this aluminum film.

[0044] A pattern 206 as a prototype of the gate electrode shown in Fig. 2(C) is formed by patterning this aluminum film by using an unillustrated resist mask.

[0045] Next, anodic oxidation is performed within an

electrolyte with the pattern 206 of aluminum as an anode so that an anode oxide film shown by 208 is formed. This anodic oxidation is performed within an ethylene glycol solution including 3 % of tartaric acid with platinum as a cathode.

[0046] The anode oxide film 208 formed in this process has a porous shape. The anode oxide film 208 is formed such that this anode oxide film 208 has 5000 Å in thickness. In this anodic oxidation process, the anode oxide film is selectively formed on a side face of the pattern 207 as the gate electrode in the relation of existence of the unillustrated resist mask.

[0047] The unillustrated resist mask is next removed. The anodic oxidation is again performed by using a material in which the ethylene glycol solution including 3 % of tartaric acid as an electrolyte is neutralized by aqueous ammonia.

[0048] In this process, the anode oxide film shown by 209 and having a close film quality is formed. In this process, since the electrolyte enters the anode oxide film of the porous shape, the anode oxide film having the close film quality is formed as shown by 209 so as to cover a peripheral portion of the surface of the gate electrode 207.

[0049] Thus, a state shown by Fig. 2(D) is obtained. Next, impurity ions are injected to form source and drain areas. Here, P (phosphorus) ions are injected to manufacture the thin film transistor of an N-channel type.

[0050] The P-ions are injected to areas 210 and 214 at high concentration by injecting these impurity ions.

[0051] Next, the anode oxide film 208 of the porous shape is removed, and the P-ions are again injected. The P-ions are again injected in a condition of light dope in comparison with the first ion injecting condition. Low concentration impurity areas shown by 211 and 212 are formed by performing this light doping.

[0052] After the injection of the ions is terminated, the injecting areas of the ions are annealed and the injected impurity ions are activated by irradiating a laser beam.

[0053] This laser beam is irradiated by a method as shown in Fig. 1.

[0054] Thus, a state shown in Fig. 2(E) is obtained. Here, reference numerals 210, 211, 212, 213 and 214 respectively become a source area, a low concentration impurity area, a channel forming area, a low concentration impurity area (LDD area) and a drain area.

[0055] Next, a silicon oxide film is formed as a first interlayer insulating film 215 by the plasma CVD method such that this silicon oxide film has 5000 Å in thickness. A contact hole is then formed and a source electrode (source wiring) 216 is formed. The source electrode 216 is constructed by a laminating film of a titanium film, an aluminum film and a titanium film.

[0056] Next, a second interlayer insulating film 217 is formed. A contact hole is then formed and a pixel electrode 218 constructed by ITO is formed. Thus, the thin film transistor arranged in a pixel portion of the active matrix circuit is completed.

[0057] [Embodiment 2] An irradiating state of the laser beam utilized in the embodiment of the invention disclosed in this specification is shown in this second embodiment.

[0058] Fig. 3 shows a glass substrate 302 arranged on a moving stage 301, and an amorphous silicon film (or a silicon film to be annealed) 304 formed on the glass substrate 302.

[0059] The laser beam of a linear shape is reflected on a mirror 306 and is irradiated to the amorphous silicon film 303 moved in the direction of an arrow 307.

[0060] [Embodiment 3] A manufacturing process of the thin film transistor of a reverse stagger type is shown in this embodiment. First, a silicon oxide film 602 is formed on a base film on a glass substrate 601 such that this silicon oxide film 602 has 3000 Å in thickness.

[0061] This silicon oxide film 602 is formed to correct the flatness of a substrate surface and further prevent the entry of impurities (the entry into an upper active layer) from the substrate.

[0062] Next, a thin film constituting a gate electrode 603 and formed by an unillustrated metallic material is formed

such that this thin film has 3000 Å in thickness. Here, Mo (molybdenum) is utilized as the metallic material.

[0063] The gate electrode 603 is formed by patterning the unillustrated metallic material thin film formed by molybdenum. The gate electrode 603 is formed by extension from gate wiring. Thus, a state shown in Fig. 4(A) is obtained.

[0064] Next, a silicon oxide film 604 functioning as a gate insulating film is formed such that this silicon oxide film has 1000 Å in thickness.

[0065] Next, a silicon film constituting an active layer is formed. Here, an amorphous silicon film 605 is first formed by the plasma CVD method or the pressure reduction thermal CVD method such that this amorphous silicon film 605 has 500 Å in thickness. Thus, a state shown in Fig. 4(B) is obtained.

[0066] After the amorphous silicon film 605 is formed, the amorphous silicon film 605 is crystallized by irradiating the laser beam. A KrF excimer laser (248 nm in wavelength) is used as the laser beam. This laser beam is irradiated by a method as shown in Fig. 1.

[0067] After the amorphous silicon film 605 is crystallized, this amorphous silicon film 605 is patterned so that an insular area shown by 606 is formed. The insular area 606 becomes an active layer of the thin film transistor.

[0068] Next, an unillustrated silicon nitride film is formed by the plasma CVD method such that this silicon nitride

film has 3000 Å in thickness. This silicon nitride film is patterned and formed in a pattern shown by 607. This pattern 607 becomes a mask for forming a source/drain area in self alignment (Fig. 4(C)).

[0069] After a state shown in Fig. 4(C) is obtained, impurity ions are injected. Here, P (phosphorus) ions are injected to form the thin film transistor of an N-channel type. If the thin film transistor of a P-channel type is formed, B (boron) ions are injected.

[0070] The P-ions are injected to areas shown by 608 and 610 by injecting these impurity ions. No P-ions are injected to an area 609 since the mask pattern 607 becomes a mask (Fig. 4(D)).

[0071] A source area 608, a channel forming area 609 and a drain area 610 are formed in self alignment by injecting these impurity ions.

[0072] After the above impurity ions are injected, the injected impurity ions are activated and an area (source/drain area) damaged by an impact of the injection of the impurity ions is annealed by irradiating the laser beam. This laser beam is irradiated by a method as shown in Fig. 1.

[0073] Next, a source electrode 611 and a drain electrode 612 are formed by a laminating film of a titanium film, an aluminum film and a titanium film. Thus, the thin film transistor of a reverse stagger type is completed (Fig. 4(E)).

[0074] [Embodiment 4] In this embodiment, the laser beam is irradiated as shown in Fig. 1 plural times by changing an angle shown by A. For example, when the laser beam is irradiated while two scanning operations are performed, $A=30^\circ$ is set in a first scanning operation and $A=-30^\circ$ is set in a second scanning operation. Thus, it is possible to restrain the generation of a stripe pattern in display caused by the ununiformity of an anneal effect.

[0075]

[Advantage of the Invention] The display of the stripe pattern generated in a forming case of the active matrix circuit utilizing a laser process can be restrained by utilizing the invention disclosed in this specification.

[Brief Description of the Drawings]

Fig. 1 is a view showing an irradiating method of a laser beam.

Fig. 2 is a view showing a manufacturing process of a thin film transistor.

Fig. 3 is a view showing an irradiating state of the laser beam.

Fig. 4 is a view showing a manufacturing process of the thin film transistor.

[Description of the Reference Numerals and Signs]

101 glass substrate

102 active matrix area

103 laser beam of linear shape

104 area for arranging thin film transistor

105 to 108 one portion of area irradiated by laser beam of linear shape

109 relative moving direction of substrate and laser beam

201 glass substrate

202 base film (silicon oxide film)

203 amorphous silicon film

204 active layer formed by crystalline silicon film

205 gate insulating film (silicon oxide film)

206 pattern of aluminum film as a base of gate electrode

207 gate electrode

208 anode oxide film of porous shape

209 anode oxide film having close film quality

210 source area

211 low concentration impurity area

212 channel forming area

213 low concentration impurity area (LDD area)

214 drain area

215 first interlayer insulating film (silicon oxide film)

216 source electrode (source wiring)

217 second interlayer insulating film (silicon oxide film)

218 pixel electrode (ITO electrode)

DRAWINGS

FIG. 2

レーザー光照射 LASER BEAM IRRADIATION

不純物イオン注入 IMPURITY ION INJECTION

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-260681

(43)公開日 平成9年(1997)10月3日

(51)Int.Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
H 0 1 L 29/786			H 0 1 L 29/78	6 2 7 G
21/336			G 0 2 F 1/136	5 0 0
G 0 2 F 1/136	5 0 0		H 0 1 L 21/20	
H 0 1 L 21/20			21/268	Z
21/268			27/12	R
			審査請求 未請求 請求項の数 4 F D (全 7 頁)	最終頁に続く

(21)出題番号 特願平8-93369

(22)出願日 平成8年(1996)3月23日

(71)出願人 000153878

株式会社半導体エネルギー研究所

神奈川県厚木市長谷398番地

(72)発明者 山崎 舜平

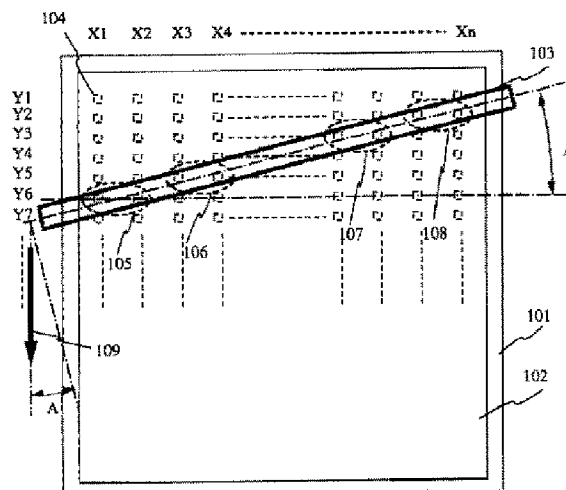
神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

(54) 【発明の名称】 半導体装置の作製方法

(57) 【要約】

【目的】 線状のレーザー光を用いたアクティブマトリクス領域の形成工程において、レーザー光のビーム内照射エネルギー密度のバラツキによる縞模様表示を抑制する。

【構成】 ガラス基板 101 上に形成されるアクティブマトリクス領域 102 を構成する半導体薄膜に対するレーザアニールにおいて、104 で示されるマトリクス状に配置される薄膜トランジスタ群に対して、マトリクスを構成する行または列に対して線状のレーザ光 103 の長手方向が A で示されるある角度をもつようにする。そしてこの状態で線状のレーザ 103 を 109 で示される方向に走査して照射する。このようにすることにより、レーザビーム 103 内の照射エネルギー密度のパラツキによる影響が表示の際に現れることを抑制することができる。



【特許請求の範囲】

【請求項1】マトリクス状に配置されたアクティブマトリクス回路を有する半導体装置の作製方法であって、アクティブマトリクス回路を構成する半導体薄膜に対して、

マトリクスを構成する行または列から $10^{\circ} \sim 80^{\circ}$ または $-10^{\circ} \sim -80^{\circ}$ の角度を有した方向に長手方向を有する線状のレーザー光を走査しながら照射することを特徴とする半導体装置の作製方法。

【請求項2】請求項1において、レーザー光はパルス発振型のエキシマレーザーであることを特徴とする半導体装置の作製方法。

【請求項3】マトリクス状に配置されたアクティブマトリクス回路を有する半導体装置の作製方法であって、アクティブマトリクス回路を構成する半導体薄膜に対して、マトリクスを構成する行または列から $10^{\circ} \sim 80^{\circ}$ または $-10^{\circ} \sim -80^{\circ}$ の角度を有した方向に長手方向を有する線状のレーザー光を走査しながら照射する工程を有し、前記工程は角度を変化させて複数回行われることを特徴とする半導体装置の作製方法。

【請求項4】請求項1において、レーザー光はパルス発振型のエキシマレーザーであることを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本明細書で開示する発明は、レーザー光の照射プロセスを用いたアクティブマトリクス型の表示装置の作製方法に関する。またそのような方法で得られたアクティブマトリクス型の表示装置の構成に関する。

【0002】

【従来の技術】近年、薄膜トランジスタ（TFTと称される）を用いたアクティブマトリクス型の液晶表示装置が注目されている。これは、マトリクス状に配置された各画素電極に薄膜トランジスタを設け、画素電極に出入りする電荷を薄膜トランジスタでもって制御する構成を有している。

【0003】アクティブマトリクス型の液晶表示装置に利用される薄膜トランジスタは、ガラス基板上に成膜された厚さ数百Å～数千Å厚の珪素薄膜を用いて構成されている。

【0004】珪素薄膜としては、非晶質珪素膜（アモルファスシリコン膜）を用いたものが主流である。しかし、より高性能なものを得るためには結晶性珪素膜を用いることが有効である。

【0005】特に結晶性珪素膜を用いた場合、Pチャネル型の薄膜トランジスタが実用になるので、CMOS回路が構成できる。そして、このCMOS回路を利用して

1枚のガラス基板上にアクティブマトリクス回路と周辺駆動回路部とを集積化できるという大きな有意性がある。

【0006】なお、非晶質珪素膜を用いた薄膜トランジスタでは、実用になるPチャネル型の薄膜トランジスタを得ることができない。（特性が低すぎて実用にならない）

【0007】結晶性珪素膜の作製方法としては、まずプラズマCVD法等でもって非晶質珪素膜を成膜し、この非晶質珪素膜を加熱やレーザー光の照射によって結晶化させる技術がある。

【0008】特にレーザー光の照射による方法は、高い結晶性が得られるという有意性がある。

【0009】このレーザー光の照射による方法は、結晶化の他にソース／ドレイン領域の活性化にも利用することができる。即ち、不純物イオンの注入後に行われる活性化にも利用することができる。

【0010】これらレーザー光の照射を用いたプロセスは、基板に対して熱的なダメージをほとんど与えないという大きな有意性がある。このことは、基板としてガラス基板を用いる場合に非常に有用なこととなる。

【0011】レーザー光としては、コストや安定性、さらに半導体材料（特に珪素）に対する吸収性の観点から、紫外領域の波長を発振する希ガスとハロゲンガスを原料ガスとしたパルス発振型のエキシマレーザーが利用される。

【0012】しかし、レーザー光を用いたプロセスは、その照射面積に限られるという問題がある。

【0013】アクティブマトリクス型の液晶表示装置は、その大型化が進んでおり、数cm角のビームを走査しながら照射することは、技術的に問題が多い。

【0014】この問題を解決する方法として、レーザー光を光学系でもって幅が数mm、長さが数十cmの線状にレーザービームに加工し、このレーザー光を走査しながら照射することによって、大面積への対応をする技術が知られている。（例えば、特開平7-249592号参照）

【0015】上記の線状のレーザービームを用いる方法を用いてアクティブマトリクス型の液晶表示装置のアクティブマトリクス基板を作製すると以下の問題が生じる。

【0016】即ち、10cm角以上の面内に数百×数百以上の薄膜トランジスタをマトリクス状に配置された構成（アクティブマトリクス型の液晶表示装置を構成する一方の基板）を線状レーザーを利用したプロセスで作製すると、表示に縞状のムラが観察される。

【0017】なおこの場合、レーザープロセスは、結晶性珪素膜の作製の際の膜の結晶化と、ソース／ドレイン領域の形成後（不純物のイオン注入後）に行われる活性化工程において利用されている。

【0018】上記の縞模様は、レーザープロセスに起因するものと考えられる。このことは、線状のレーザー光の走査方向に対応して縞模様の向きが代わることから確認される。

【0019】上記の縞模様には、大別して2種類ある。第1の縞模様は、縞の延長方向が線状のレーザー光の長手方向と一致する縞である。第2の縞模様は、前記縞と直交する縞模様である。

【0020】第1の縞模様は、線状のパルス発振形式の線状のレーザー光を走査しながら照射することによって、結晶化やアニール効果のむらが発生することによるものである。即ち、パルスの重なり具合等に起因して照射ムラが生じてしまうものである。

【0021】また第2の縞模様は、線状のレーザー光の長手方向における照射エネルギー密度分布のムラに起因するものである。

【0022】線状のレーザー光は、発振器から発振された数cm角のレーザービームを光学系を用いて一方の方向では数十cm（最低でも10cm）と大きく引延し、それに直交する方向には数mmと圧縮することによって得られる。

【0023】従って、レーザー発振器から発振されるレーザー光のビーム内エネルギー密度分布がわずかでもゆらいでいると、そのゆらぎは線状の長手方向において大きく増幅され、ビーム内照射エネルギー密度の分布ムラとなる。

【0024】この分布ムラは、光学系の精度をいくら高めても本質的に無くなるものではない。

【0025】

【発明が解決しようとする課題】本明細書で開示する発明は、レーザープロセスを利用してアクティブマトリクス回路を形成した場合に発生する縞模様の表示を抑制する技術を提供することを課題とする。

【0026】

【課題を解決するための手段】本明細書で開示する発明は、アクティブマトリクス回路の行または列となる方向に対して、 0° または 90° 以外の所定の角度を有して線状のレーザー光を位置させ、その状態でレーザー光を走査して半導体薄膜の結晶化や活性化を行うことを特徴とする。

【0027】例えば図1に示すように、アクティブマトリクス基板101上のアクティブマトリクス回路102が形成される領域に対するレーザーアニールにおいて、 (X_n, Y_n) で示される行列に対して線状のレーザー光103の長手方向が一致しないようにしてレーザー光を走査する。なお、図1において104で示されるのがマトリクス状に配置される薄膜トランジスタの配置位置である。

【0028】即ち、Aで示される角度が 0° または 90° とならないようにして、線状のレーザー光103を走

査して照射する。具体的には、Aで示される角度が $10^\circ \sim 80^\circ$ または $-10^\circ \sim -80^\circ$ の範囲内となるようにする。

【0029】このようにすることで、行列に沿った方向におけるレーザーアニールのバラツキが平均化される。そして、表示を行わず際における縞模様を目立たないものとすることができる。

【0030】本明細書で開示する発明の一つは、マトリクス状に配置されたアクティブマトリクス回路を有する半導体装置の作製方法であって、アクティブマトリクス回路を構成する半導体薄膜に対して、マトリクスを構成する行または列から $10^\circ \sim 80^\circ$ または $-10^\circ \sim -80^\circ$ の角度を有した方向に長手方向を有する線状のレーザー光を走査しながら照射することを特徴とする。

【0031】他の発明の構成は、マトリクス状に配置されたアクティブマトリクス回路を有する半導体装置の作製方法であって、アクティブマトリクス回路を構成する半導体薄膜に対して、マトリクスを構成する行または列から $10^\circ \sim 80^\circ$ または $-10^\circ \sim -80^\circ$ の角度を有した方向に長手方向を有する線状のレーザー光を走査しながら照射する工程を有し、前記工程は角度を変化させて複数回行われることを特徴とする。

【0032】上記のような構成とすると、レーザービーム内の照射エネルギー密度のバラツキがさらに平均化される。

【0033】

【実施例】

【実施例1】本実施例では、アクティブマトリクス型の液晶表示装置を作製する工程例を示す。図2に本実施例で示す薄膜トランジスタの作製工程を示す。

【0034】図2には、1つの薄膜トランジスタを作製する工程が示されているが、実際には、数百×数百のマトリクス状に配置された画素のそれぞれに図2に示される薄膜トランジスタが同時に作製される。

【0035】図2（A）に示すようにまずガラス基板201上に下地膜202としてスパッタリング法により酸化珪素膜を3000Åの厚さに成膜する。

【0036】次に後に薄膜トランジスタの活性層を構成する非晶質珪素膜203減圧熱CVD法で300Åの厚さに成膜する。

【0037】こうして図2（A）に示す状態を得る。非晶質珪素膜203を成膜したら、レーザー光の照射による結晶化を行う。この際、図1に示すように、 (X_n, Y_n) で示されるマトリクスの行または列に平行にならないように線状のレーザー光103の長手方向を決める。

【0038】即ち、Aで示される角度が 0° または 90° とならないようにする。そしてAで示される角度を保った状態でレーザー光を走査して照射する。

【0039】具体的には、Aで示される角度を維持した

状態において、109で示される矢印の方向に基板101がレーザービーム103に対して動くように基板101を移動させる。

【0040】このようなレーザー照射方法とすると、105～108で示されるそれぞれ照射エネルギー密度がばらついている被照射領域が行または列と平行にならない状態とすることができる。

【0041】なお、加熱により一旦結晶性を与えた珪素膜に対して、さらにレーザー光を照射することにより、結晶性を助長させる構成としてもよい。

【0042】レーザー光の照射による結晶化を行い図示しない結晶性珪素膜を得た後、これをパターニングして、薄膜トランジスタの活性層204を形成する。さらにゲイト絶縁膜として機能する酸化珪素膜205を1000Åの厚さにプラズマCVD法で成膜する。こうして図2(B)に示す状態を得る。

【0043】次にゲイト電極を構成するための図示しないアルミニウム膜をスパッタリング法によって4000Åの厚さに成膜する。このアルミニウム膜中には、耐熱性を向上させるためにスカンジウムまたはイットリウムを微量に含有させる。

【0044】そしてこのアルミニウム膜を図示しないレジストマスクも用いてパターニングすることにより、図2(C)に示すゲイト電極の原型となるパターン206を形成する。

【0045】次にアルミニウムでなるパターン206を陽極として電解溶液中において陽極酸化を行い、208で示される陽極酸化膜を形成する。この陽極酸化は白金を陰極とし、3%の酒石酸を含んだエチレングルコール溶液で行う。

【0046】この工程において形成される陽極酸化膜208は、多孔質状（ポーラス状）を有している。陽極酸化膜208は5000Åの厚さに成膜する。なおこの陽極酸化工程においては、図示しないレジストマスクが存在する関係でゲイト電極となるパターン207の側面において陽極酸化膜が選択的に形成される。

【0047】次に図示しないレジストマスクを除去する。そして、電解溶液として3%の酒石酸を含んだエチレングルコール溶液をアンモニア水で中和したものを用いて再度の陽極酸化を行う。

【0048】この工程において、209で示される緻密な膜質を有する陽極酸化膜が形成される。この工程においては、電解溶液が多孔質状の陽極酸化膜中に侵入するので、209で示されるようにゲイト電極207の表面周囲を覆うように緻密な膜質を有する陽極酸化膜が形成される。

【0049】こうして図2(D)に示す状態を得る。次にソースおよびドレイン領域を形成するために不純物イオンの注入を行う。ここでは、Nチャネル型の薄膜トランジスタを作製するためにP（リン）イオンの注入を行

う。

【0050】この不純物イオンの注入を行うことによって、210と214の領域に高濃度にPイオンが注入される。

【0051】次に多孔質状の陽極酸化膜208を除去し、再度のPイオンの注入を行う。このPイオンの注入は最初のイオン注入条件に比較してライトドープの条件で行う。このライトドープを行うことによって、211と212で示される低濃度不純物領域が形成される。

【0052】イオンの注入が終了したら、レーザー光の照射を行い、イオンの注入された領域のアニールと注入された不純物イオンの活性化とを行う。

【0053】このレーザー光の照射も図1に示すような方法で行う。

【0054】こうして図2(E)に示す状態を得る。ここで、210がソース領域、211が低濃度不純物領域、212がチャネル形成領域、213が低濃度不純物領域（LDD領域）、214がドレイン領域となる。

【0055】次に第1の層間絶縁膜215として酸化珪素膜を5000Åの厚さにプラズマCVD法で成膜する。そしてコンタクトホールを形成を行い、ソース電極（ソース配線）216を形成する。ソース電極216はチタン膜とアルミニウム膜とチタン膜との積層膜でもって構成する。

【0056】次に第2の層間絶縁膜217を成膜する。そしてコンタクトホールを形成を行い、ITOでなる画素電極218を形成する。こうしてアクティブマトリクス回路の画素部分に配置される薄膜トランジスタが完成する。

【0057】〔実施例2〕本実施例は、本明細書に開示する発明を実施する際に利用されるレーザー光の照射状態について示す。

【0058】図3に示すのは、移動ステージ301上に配置されたガラス基板302、該ガラス基板302上に成膜された非晶質珪素膜（またはアニールされるべき珪素膜）304である。

【0059】線状のレーザー光は、ミラー306で反射されて、矢印307の方向に移動する非晶質珪素膜303に対して照射される。

【0060】〔実施例3〕本実施例は、逆スタガー型の薄膜トランジスタの作製工程を示す。まずガラス基板601上に下地膜として酸化珪素膜602を3000Åの厚さに成膜する。

【0061】この酸化珪素膜602は、基板表面の平坦性を補正し、さらに基板からの不純物の侵入（上方の活性層への侵入）を防ぐために形成される。

【0062】次にゲイト電極603を構成する図示しない金属材料でなる薄膜を3000Åの厚さに成膜する。ここでは、金属材料としてMo（モリブデン）を利用す

る。

【0063】そして図示しないモリブデンでなる金属材料薄膜をパターンニングすることにより、ゲイト電極603を形成する。ゲイト電極603は、ゲイト配線から延在して形成される。こうして図4（A）に示す状態を得る。

【0064】次にゲイト絶縁膜として機能する酸化珪素膜604を1000Åの厚さに成膜する。

【0065】次に活性層を構成する珪素膜を成膜する。ここでは、まず非晶質珪素膜605をプラズマCVD法または減圧熱CVD法でもって500Åの厚さに成膜する。こうして図4（B）に示す状態を得る。

【0066】非晶質珪素膜605を成膜したらレーザー光の照射により、非晶質珪素膜605を結晶化させる。レーザー光としては、KrFエキシマレーザー（波長248nm）を用いる。このレーザー光の照射は、図1に示すような方法で行う。

【0067】非晶質珪素膜605を結晶化させたら、それをパターンニングして606で示される島状の領域を形成する。606が薄膜トランジスタの活性層となる。

【0068】次に図示しない窒化珪素膜を3000Åの厚さにプラズマCVD法でもって成膜する。この窒化珪素膜をパターンニングして607で示されるパターンを形成する。このパターン607は、ソース／ドレイン領域を自己整合的に形成するためのマスクとなる。（図4（C））

【0069】図4（C）に示す状態を得たら、不純物イオンの注入を行う。ここでは、Nチャネル型の薄膜トランジスタを形成するためにP（リン）イオンの注入を行う。なお、Pチャネル型の薄膜トランジスタを形成するのであれば、B（ボロン）イオンの注入を行う。

【0070】この不純物イオンの注入を行うことで、608と610で示される領域にPイオンが注入される。また609の領域には、マスクパターン607がマスクとなることによってPイオンが注入されない。（図4（D））

【0071】この不純物イオンの注入を行うことにより、ソース領域608、チャネル形成領域609、ドレイン領域610が自己整合的に形成される。

【0072】上記不純物イオンの注入後、レーザー光を照射し、注入された不純物イオンの活性化と不純物イオンの注入の衝撃によって損傷した領域（ソース／ドレイン領域）のアニールとを行う。このレーザー光の照射は、図1に示すような方法で行う。

【0073】次にチタン膜とアルミニウム膜とチタン膜との積層膜でもって、ソース電極611、とドレイン電極612とを形成する。こうして逆スタガー型の薄膜ト

ランジスタが完成する。（図4（E））

【0074】〔実施例4〕本実施例は、図1に示すようなレーザー光の照射を、Aで示される角度を変化させて複数回行うものである。例えば、2回の走査しながらの照射を行うとして、1回目は $A=30^\circ$ とし、2回目を $A=-30^\circ$ とする。こうすることにより、アニール効果の不均一性に起因する表示の縞模様の発生を抑制することができる。

【0075】

【発明の効果】本明細書に開示する発明を利用することにより、レーザープロセスを利用してアクティブマトリクス回路を形成した場合に発生する縞模様の表示を抑制することができる。

【図面の簡単な説明】

【図1】 レーザー光の照射方法を示す図。

【図2】 薄膜トランジスタの作製工程を示す図。

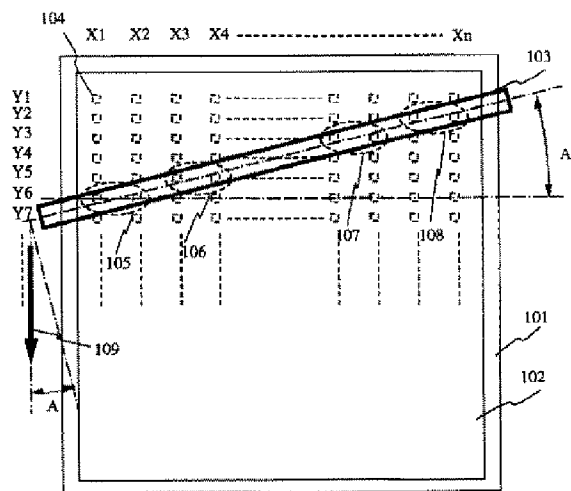
【図3】 レーザー照射を行う状態を示す図。

【図4】 薄膜トランジスタの作製工程を示す図。

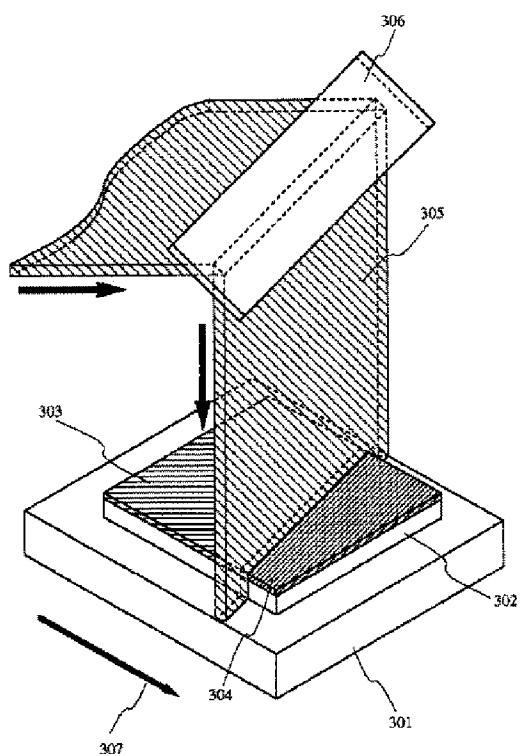
【符号の説明】

101	ガラス基板
102	アクティブマトリクス領域
103	線状のレーザービーム
104	薄膜トランジスタが配置される領域
105～108	線状のレーザーが照射される領域の一部分
109	基板とレーザー光の相対的な移動方向
201	ガラス基板
202	下地膜（酸化珪素膜）
203	非晶質珪素膜
204	結晶性珪素膜でなる活性層
205	ゲイト絶縁膜（酸化珪素膜）
206	ゲイト電極の基となるアルミニウム膜のパターン
207	ゲイト電極
208	多孔質状の陽極酸化膜
209	緻密な膜質を有する陽極酸化膜
210	ソース領域
211	低濃度不純物領域
212	チャネル形成領域
213	低濃度不純物領域（LDD領域）
214	ドレイン領域
215	第1の層間絶縁膜（酸化珪素膜）
216	ソース電極（ソース配線）
217	第2の層間絶縁膜（酸化珪素膜）
218	画素電極（ITO電極）

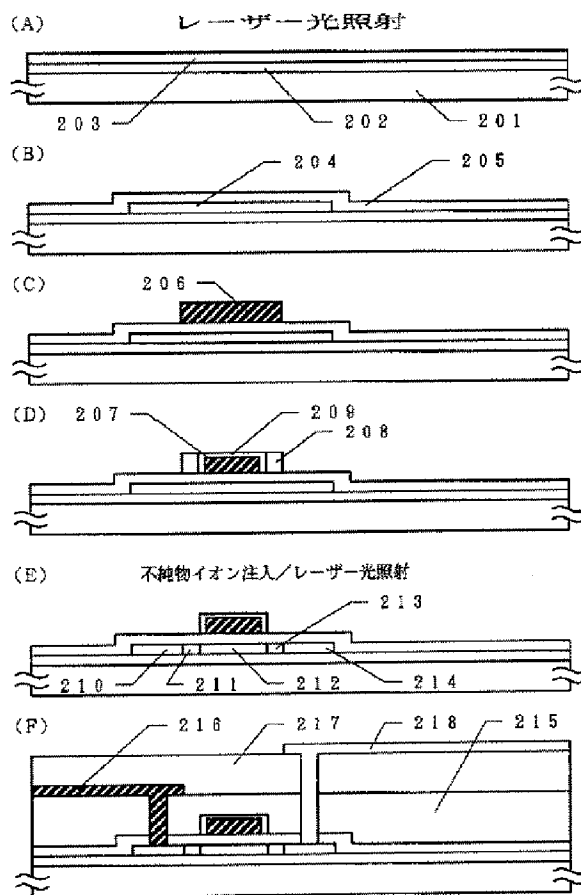
【図 1】



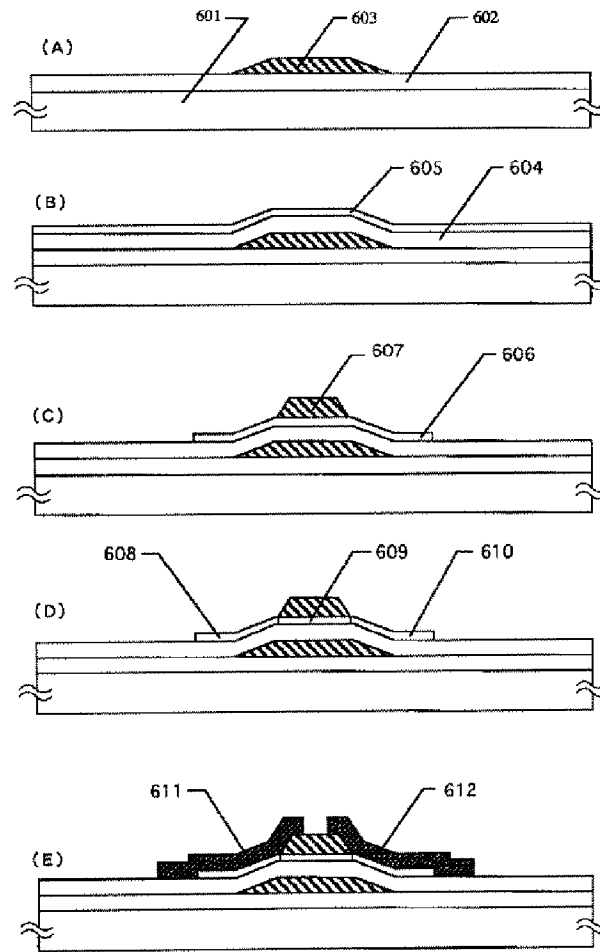
【図 3】



【図 2】



【図4】



フロントページの続き

(51) Int. Cl.⁶
H01L 27/12
H01S 3/225

識別記号 片内整理番号

F I
H01S 3/223

技術表示箇所

E